

Rechnerarchitektur im Sommersemester 2017

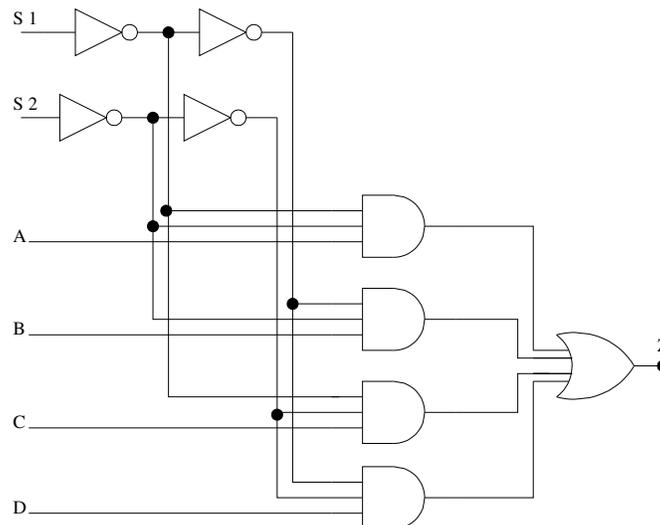
Übungsblatt 13

- Besprechung:** Das Übungsblatt dient der Vorbereitung auf die Klausur und **wird nicht besprochen**.
- Ankündigungen:**
- Am Montag, den **24. Juli 2017** findet von **14.00 – 16.00 Uhr c.t. ein Sondertutorium im Hörsaal S 001 (Schellingstr. 3)** für alle Studenten statt, an dem gezielt nochmals Fragen zum Stoff gestellt werden können. In der Woche vom 24. – 28. Juli 2017 finden keine reguläre Übungen und auch keine Vorlesung statt.
 - Die **Klausur** findet am **26. Juli 2017 von 19.30 – 21.30 Uhr** statt. Bitte melden Sie sich **bis spätestens 24. Juli 2017, 10:00 Uhr** zur Klausur über Uniworx **an** bzw. **ab. Überprüfen Sie insbesondere Ihren Anmeldestatus infolge des UniWorX-Ausfalls.**

Aufgabe 63: (K) Schaltnetze

(– Pkt.)

Betrachten Sie das folgende Schaltbild.



- Leiten Sie die Boolesche Funktion her, die dieses Schaltnetz realisiert. Berücksichtigen Sie dabei nur den Funktionswert, der sich für den Ausgang Z ergibt.
- Ordnen Sie das Schaltnetz einem Ihnen bekannten Schaltungsbaustein höherer Ordnung zu (Name dieses Bausteins). Wozu werden diese Bausteine ganz allgemein benötigt?

Aufgabe 64: (K) Programmierbare logische Arrays

(– Pkt.)

- a. Gegeben sei die Funktion:

$$f(a, b, c) = \bar{b}\bar{c} + a\bar{b}c + \bar{a}c$$

Realisieren Sie diese Funktion durch ein normiertes PLA. Verwenden Sie ausschließlich Bausteine der Typen 0 bis 3. Kennzeichnen Sie in Ihrer Skizze die Und- und die Oder-Ebene. Markieren Sie gesperrte und neutralisierte Eingänge. Beschriften Sie eingehende Pfeile mit der jeweils anliegenden logischen Funktion. Beschriften Sie ebenfalls ausgehende Pfeile, an denen das gewünschte Ergebnis anliegt mit der entsprechenden logischen Funktion.

Aufgabe 65: (K) Optimierung von Schaltnetzen

(– Pkt.)

- a. Gegeben sei die Wahrheitstabelle einer partiellen Booleschen Funktion $g(x_1, x_2, x_3, x_4)$. Un-definierte Ausgaben sind mit einem D gekennzeichnet:

	x_1	x_2	x_3	x_4	$g(x_1, x_2, x_3, x_4)$
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	D
5	0	1	0	1	D
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	0
11	1	0	1	1	0
12	1	1	0	0	D
13	1	1	0	1	1
14	1	1	1	0	D
15	1	1	1	1	0

Minimieren Sie die Funktion g unter Verwendung eines Karnaugh-Diagramms grafisch. Beachten Sie dabei die **Don't Care** Argumente und fassen Sie dabei möglichst viele Felder zusammen. Geben Sie abschließend die minimierte Funktion in disjunktiver Form an.

Aufgabe 66: (K) Addiernetze für Arithmetisch-logische Einheiten

(– Pkt.)

- a. Zeichnen Sie das Schaltnetz eines Volladdierers. Dabei vorkommende Halbaddierer sollen durch ein entsprechendes Schaltsymbol anstelle ihres detaillierten Schaltnetzes repräsentiert werden.
- b. Was unterscheidet einen Carry-Select-Addierer von einem Ripple-Carry-Addierer? Welche Vor- und Nachteile bestehen insbesondere bezüglich Zeitverhalten bzw. Schaltungsaufwand?

Aufgabe 67: (K) Zahlendarstellung

(– Pkt.)

Beantworten Sie die folgenden Fragen im Bezug auf die Dualdarstellung von Ganzzahlen und Gleitkommazahlen:

- Geben Sie die größte und die kleinste Dezimalzahl samt ihrer Binärdarstellung an, die jeweils unter Verwendung von 11 Bit in der Zweierkomplementdarstellung darstellbar sind.
- Geben Sie die Zweierkomplementdarstellung der beiden Dezimalzahlen -59 und 128 unter Verwendung von 9 Bit an. Berechnen Sie danach die Summe (-59 + 128). Hat bei Ihrer Addition ein Überlauf (Overflow) stattgefunden? Begründen Sie kurz Ihre Antwort.
- Erläutern Sie kurz, warum man bei der Darstellung einer Gleitkommazahl nach dem Standard IEEE 754 die Bias-Notation verwendet?
- Wandeln Sie folgende Zahl, die in Gleitkommadarstellung (IEEE 754) gegeben ist, in ihre Dezimaldarstellung um. Sie dürfen das Ergebnis auch in Bruchdarstellung angeben.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0													
1	0	1	1	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0													
S									Exponent																		Significand																	

Aufgabe 68: (K) Latch- bzw. Flip-Flop-Schaltungen

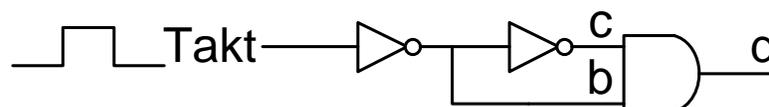
(– Pkt.)

Bearbeiten Sie die folgenden Teilaufgaben zum Thema Schaltwerke:

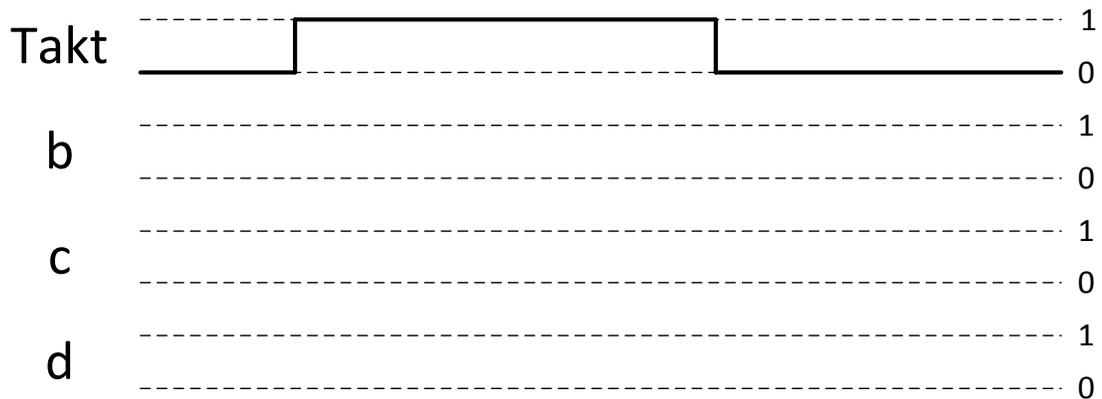
- Zeichnen Sie das Schaltnetz eines getakteten SR-Latch, indem Sie folgende Vorlage ergänzen. Verwenden Sie dabei ausschließlich **NOR-Gatter** und Leitungen.



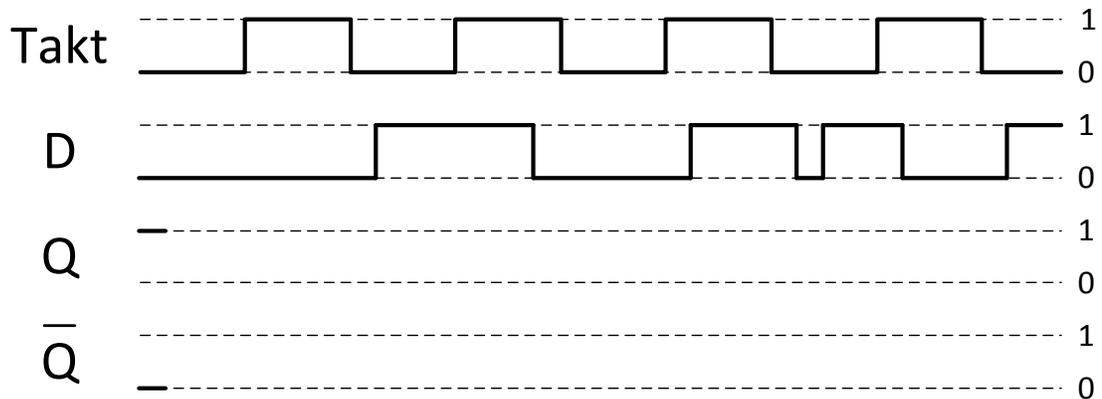
- Gegeben sei folgendes Schaltnetz eines Impulsgenerators.



Ergänzen Sie folgende Vorlage zu einem Impulsdiagramm für die Ausschnitte b, c, d basierend auf dem eingezeichneten Takt. Dabei verursacht jedes Gatter eine kurze aber nicht vernachlässigbare Verzögerung des Signals. Insbesondere ist die Verzögerung der NOT-Gatter größer als die des AND-Gatters.



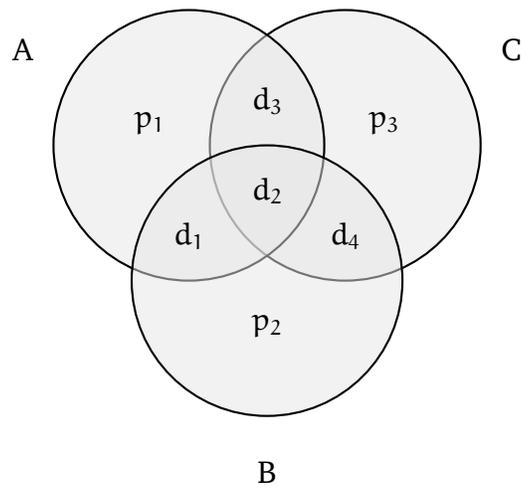
- c. Ergänzen Sie nun die folgende Vorlage zum Impulsdiagramm eines D-Flip-Flops mit dem Impulsgenerator aus der vorherigen Teilaufgabe b). Das D-Flip-Flop verfügt über die Ausgänge Q und \bar{Q} . Gehen Sie zur Vereinfachung davon aus, dass sich die Pegel von Q und \bar{Q} des Bausteins ohne Zeitverzögerung in Abhängigkeit vom Takt und dem Signal D ändern.



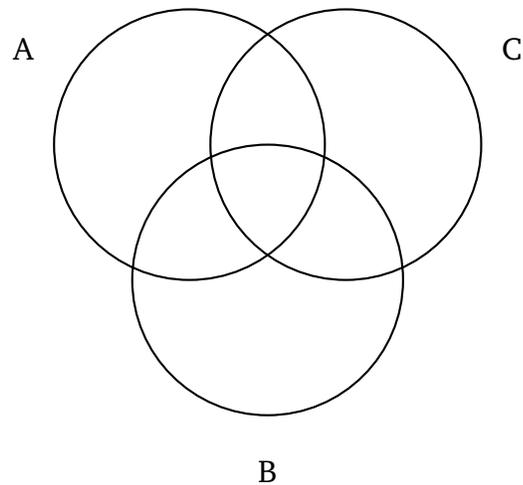
Aufgabe 69: (K) Fehlererkennungscode

(– Pkt.)

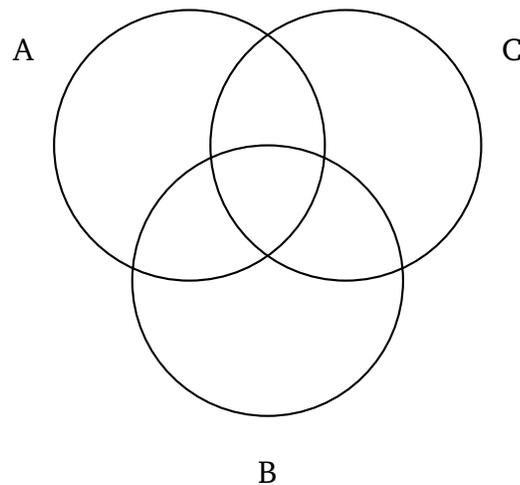
Wir gehen von folgender Struktur der Code-Wörter $d_1 d_2 d_3 d_4 p_1 p_2 p_3$ aus. Wobei d_i ($i \in \{1, 2, 3, 4\}$) für das jeweilige Datenbit und p_j ($j \in \{1, 2, 3\}$) für das jeweilige Prüf- bzw. Paritätsbit steht. Die Paritätsbits zur Fehlererkennung bzw. Fehlerkorrektur für ein Datenwort $d_1 d_2 d_3 d_4$ können anschaulich mit Hilfe eines Venn-Diagramms berechnet werden, in welchem sich die Bits wie folgt anordnen:



- a. Berechnen Sie unter Verwendung des folgenden Venn-Diagramms die Prüfbits für das Datenwort **1111**. Verwenden Sie dazu **gerade Parität**. Tragen Sie zunächst die Datenbits in die für die Berechnung sinnvollen (Schnitt-)Mengen ein.



- b. Gehen Sie nun davon aus, dass Sie ein mit dem zuvor beschriebenen Code codiertes Codewort **0001010** empfangen haben. Es wurde **gerade Parität** verwendet. Handelt es sich um ein gültiges Codewort? Falls nein, treffen Sie eine Aussage darüber, an welcher/welchen Stelle/-Stellen mutmaßlich (ein) Bitfehler aufgetreten ist/sind. Verwenden Sie zur Berechnung das folgende Venn-Diagramm. Korrigieren Sie (falls möglich/nötig) den/die Fehler **innerhalb** des Venn-Diagramms und geben Sie das (ggf. korrigierte) 4-Bit Datenwort an.



Aufgabe 70: (K) Anwendungen der Digitalisierung

(– Pkt.)

Beschreiben Sie für folgende Branchen jeweils 2 neue Herausforderungen bzw. neue Möglichkeiten, die sich durch die Digitalisierung ergeben:

- Automobilindustrie
- Finanz- und Versicherungswesen
- Softwareindustrie
- Handel und Verlagswesen
- Energiebranche

Hinweis: Als Student können Sie sich ein freies Exemplar des Buches „Marktplätze im Umbruch“ aus dem Internet herunterladen. Dabei haben Sie die folgenden 2 Möglichkeiten:

- Rufen Sie aus dem LRZ-Netz den folgenden Link zum Buch auf: <http://link.springer.com/book/10.1007/978-3-662-43782-7>. Verwenden Sie dabei den PAC-Proxy (<https://www.lrz.de/services/netzdienste/proxy/zeitschriftenzugang/>)
- Rufen Sie den folgenden Link zum Buch auf: <http://link.springer.com/book/10.1007/978-3-662-43782-7>. Gehen Sie auf „Sign up/ Login“ und dort auf „Log in via Shibboleth or Athens“. Unter „find your institution“ geben Sie „LMU“ ein und klicken Sie auf „Log in via Shibboleth“. Es folgt die Weiterleitung zur LMU und der Login mit Ihrer Campus-Adresse. Nach Bestätigung können Sie auf der Springer-Seite das Buch herunterladen.

Aufgabe 72: (K) Einfachauswahlaufgabe: Wiederholung

(– Pkt.)

Für jede der folgenden Fragen ist eine korrekte Antwort auszuwählen („1 aus n“). Eine korrekte Antwort ergibt jeweils einen Punkt. Mehrfache Antworten oder eine falsche Antwort werden mit 0 Punkten bewertet.

a) Welcher Speichertyp steht in der Speicherhierarchie ganz unten, da die Zugriffszeiten darauf am größten sind?																							
(i) Register	(ii) Cache	(iii) Arbeitsspeicher	(iv) Hintergrundspeicher																				
b) Sei folgende Wahrheitstafel einer Booleschen Funktion $f : B^2 \rightarrow B$ gegeben. Welcher Ausdruck entspricht der konjunktiven Normalform (KNF)?																							
<table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>i</th> <th>x_1</th> <th>x_2</th> <th>$f(x_1, x_2)$</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>2</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>3</td> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>				i	x_1	x_2	$f(x_1, x_2)$	0	0	0	1	1	0	1	1	2	1	0	0	3	1	1	0
i	x_1	x_2	$f(x_1, x_2)$																				
0	0	0	1																				
1	0	1	1																				
2	1	0	0																				
3	1	1	0																				
(i) $f(x_1, x_2) = (\bar{x}_1 + x_2) \cdot (x_1 + \bar{x}_2) \cdot (\bar{x}_1 + \bar{x}_2)$	(ii) $f(x_1, x_2) = \bar{x}_1 + x_2$	(iii) $f(x_1, x_2) = (\bar{x}_1 + x_2) \cdot (\bar{x}_1 + \bar{x}_2)$	(iv) $f(x_1, x_2) = \bar{x}_1 \bar{x}_2 + \bar{x}_1 x_2$																				
c) Wie lautet die Zweierkomplementdarstellung von -81 unter Verwendung von 8 Bit?																							
(i) 00010001	(ii) 00110011	(iii) 10101111	(iv) 11001101																				
d) Welche Boolesche Funktion realisiert folgendes PLA?																							
(i) $f(x, y, z) = (x \bar{z} + xyz + \bar{z}, \bar{x}yz + \bar{y} \bar{z})$	(ii) $f(x, y, z) = (xz + xy, x + x\bar{z})$	(iii) $f(x, y, z) = (x \bar{y}, \bar{x}yz + z)$	(iv) $f(x, y, z) = (\bar{x} z + xy, x + x\bar{z})$																				
e) Angenommen ein Multiplexer hat 128 (Nutz-)Eingänge. Wie viele Steuereingänge werden mindestens benötigt, um die (Nutz-)Eingänge einzeln selektieren zu können?																							
(i) 7	(ii) 5	(iii) 128	(iv) 512																				